

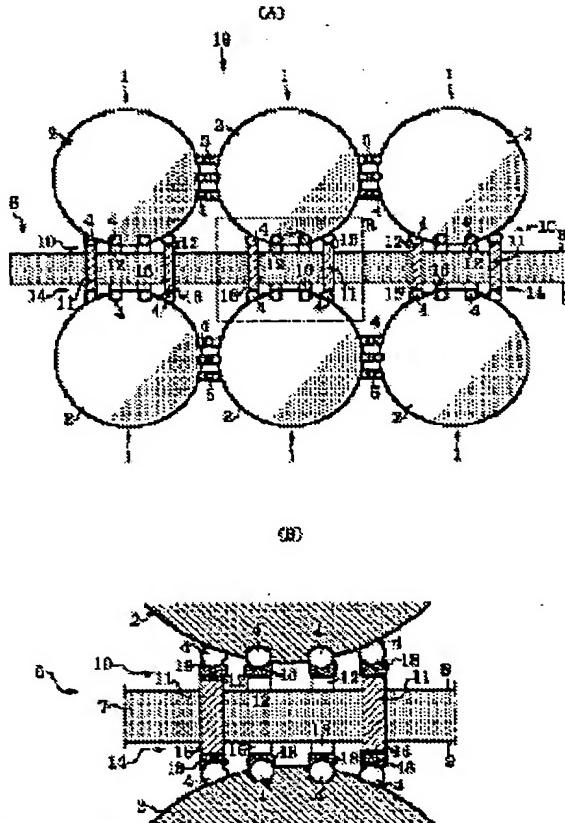
SPHERICAL SEMICONDUCTOR CONNECTION BOARD AND SPHERICAL SEMICONDUCTOR MOUNTING STRUCTURE USING THE SAME

Patent number: JP2000349224
Publication date: 2000-12-15
Inventor: KURODA MASAO; NISHIURA KOJI
Applicant: NGK SPARK PLUG CO
Classification:
- international: H01L21/60; H01L23/52; H01L25/065; H01L25/07;
H01L25/18; H01L21/02; H01L23/52; H01L25/065;
H01L25/07; H01L25/18; (IPC1-7): H01L23/52;
H01L21/60; H01L25/065; H01L25/07; H01L25/18
- european:
Application number: JP19990154599 19990602
Priority number(s): JP19990154599 19990602

[Report a data error here](#)

Abstract of JP2000349224

PROBLEM TO BE SOLVED: To provide a spherical semiconductor connection board of small space, together with a spherical semiconductor mounting structure using it, wherein the number of parts and cost are suppressed, while connection is made easy and sure. **SOLUTION:** A spherical semiconductor connection board 6, which is a board comprising first and second main surfaces 8 and 9 parallel to each other, comprises annular first-surface side terminals 12, which are provided at a mounting part 10 for mounting a spherical semiconductor 1 formed on the first main surface 8, and annular second-surface side terminals 16 provided at a mounting part 14 for mounting the spherical semiconductor 1 formed on the second main surface 9. Related to a spherical semiconductor mounting structure 19, a plurality of spherical semiconductors 1 are mounted on the main surfaces 8 and 9 via the connection board 6.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-349224

(P2000-349224A)

(43) 公開日 平成12年12月15日 (2000.12.15)

(51) Int.Cl.⁷
H 0 1 L 23/52
21/60 3 1 1
25/065
25/07
25/18

F I
H 0 1 L 23/52
21/60
25/08

テマコード(参考)
C 5 F 0 4 4
3 1 1 S
Z

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21) 出願番号 特願平11-154599

(22) 出願日 平成11年6月2日(1999.6.2)

(71) 出願人 000004547

日本特殊陶業株式会社

愛知県名古屋市瑞穂区高辻町14番18号

(72) 発明者 黒田 正雄

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

(72) 発明者 西浦 光二

愛知県名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社内

(74) 代理人 100098615

弁理士 鈴木 学

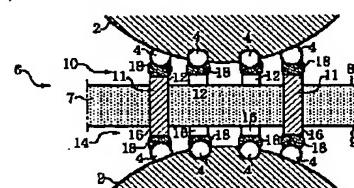
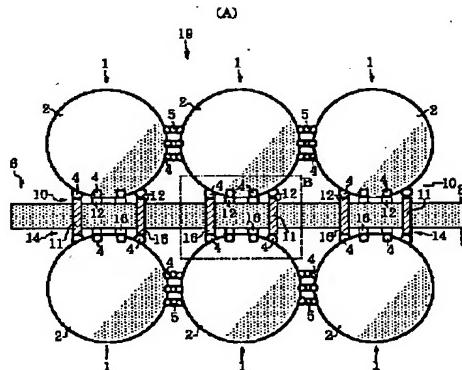
F ターム(参考) 5F044 KK02 KK04 KK07 KK19 LL04
LL07 QQ02 QQ04

(54) 【発明の名称】 球面半導体接続基板及びこれを用いた球面半導体実装構造

(57) 【要約】

【課題】 部品数とコストを抑え容易且つ確実に接続でき、少ないスペースで済む球面半導体接続基板と、これを用いた球面半導体実装構造を提供する。

【解決手段】 互いに平行な第一の主面8と第二の主面9とを有する基板であり、上記第一の主面8に形成した球面半導体1を実装する実装部10に設けた円環状の第一面側端子12, 12, …と、上記第二の主面9に形成した球面半導体1を実装する実装部14に設けた円環状の第二面側端子16, 16, …と、を有する、球面半導体接続基板6。この接続基板6を介して、複数の球面半導体1を主面8, 9上に実装した球面半導体実装構造19も含まれる。



【特許請求の範囲】

【請求項1】互いに平行な第一の主面と第二の主面とを有する基板であって、

上記第一の主面に形成した球面半導体を実装するための第一面側端子と、

上記第二の主面に形成した球面半導体を実装するための第二面側端子と、を有する、ことを特徴とする球面半導体接続基板。

【請求項2】前記第一面側端子と第二面側端子とが、平面視において各主面上の略同じ位置に形成されている、ことを特徴とする請求項1に記載の球面半導体接続基板。

【請求項3】前記第一面側端子と第二面側端子とが、平面視において各主面上における球面半導体を実装する位置で円環状に複数個ずつ形成されている、

ことを特徴とする請求項1又は2に記載の球面半導体接続基板。

【請求項4】請求項1乃至3の何れかに記載の球面半導体接続基板を用い、上記接続基板における第一の主面に形成された第一面側端子を介して1又は2以上の球面半導体のバンプと接続すると共に、

上記接続基板における第二の主面に形成された第二面側端子を介して1又は2以上の球面半導体のバンプと接続している、

ことを特徴とする球面半導体実装構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数の球面半導体間を接続する球面半導体接続基板、及びこれを用いた球面半導体実装構造に関する。

【0002】

【従来の技術】従来の半導体は、ウェハ上において集積回路を形成した多数の素子を個別に切り出して封着した平面構造のものが一般的である。これに対し、近年では本体が球形の球面半導体が提案されている。係る球面半導体40は、図5(A)に示すように、シリコン単結晶からなる直徑約1mmの球形の本体42の球面上に図示しない集積回路が形成され、上記本体42の底部付近には上記回路と導通する略球形のバンプ44が複数個リング状に配置されている。

【0003】一対の球面半導体40、40を導通するには、図5(B)に示すように、両者のバンプ44、44を図示しないハンダにより接続して行われる。しかしながら、バンプ44は、それぞれ本体42の球面上に突設されているので、互いに接続できる数が制限される。従って、球面半導体40、40の前記回路の機能を十分に発揮することができなくなる場合がある。しかも、球面半導体40、40は、球形の本体42同士であるため、両者の位置決めが困難であり、バンプ44、44間のハンダ付け作業が煩雑になる、という問題があった。

【0004】係る問題を解決するため、図5(C)に示すように、アダプタ50を介して一対の球面半導体40、40を導通することも提案されている。このアダプタ50は、筒形の本体52、その上下に開口する半球形の凹部54、及び両者の間を連通する中空部56とを有する。図5(C)に示すように、球面半導体40をアダプタ50の各凹部54内に挿入し、本体42、42のバンプ46、46を導線48、48で接続することにより、各球面半導体40の本体42における任意の位置に存在する10バンプ46同士を確実に接続することができる(米国特許第5,877,943号公報参照)。

【0005】

【発明が解決すべき課題】しかしながら、前記アダプタ50は、一対の球面半導体40同士を接続する毎に必要となり、部品数が増えコスト高を招く。しかも、球面半導体40、40間にスペースを要するため、半導体に対する小型化の要請に対応できない、という問題がある。本発明は、従来の技術における上述した問題点を解決し、複数の球面半導体同士の接続を、部品数とコストを20抑えて容易且つ確実に接続できると共に、少ないスペースで済む球面半導体接続基板と、これを用いた球面半導体実装構造を提供することを課題とする。

【0006】

【課題を解決するための手段】本発明は、球面半導体同士の間に両者を導通する端子を両主面に有する平坦な接続基板を介在することに着想して成されたものである。即ち、本発明の球面半導体接続基板は、互いに平行な第一の主面と第二の主面とを有する基板であって、上記第一の主面に形成した球面半導体を実装するための第一面側端子と、上記第二の主面に形成した球面半導体を実装するための第二面側端子と、を有する、ことを特徴とする。

【0007】これによれば、互いに平行な第一・第二の主面に設けた第一・第二面側端子を介して、球面半導体同士間の接続を容易且つ確実に行えると共に、球面半導体同士間のスペースも少なくて済む。しかも、上記接続基板は、比較的簡単な構造により形成できるのでコストも嵩張らず、各主面の面積を任意に設定できるため、各主面に複数で任意数の球面半導体を実装することができる。従って、所要数の球面半導体を所望の機能に応じて自在且つコンパクトに組み合せることが、容易に行える。尚、接続基板には樹脂製又はセラミック製の何れも含まれる。また、接続基板の内部には、両主面の各端子を導通する導体を形成するだけでなく、任意パターンの配線層を内設して、両主面の各端子と接続することも可能である。

【0008】また、前記第一面側端子と第二面側端子とが、平面視において各主面上の略同じ位置に形成されている、球面半導体接続基板も含まれる。これによれば、接続すべき一対の球面半導体同士を最短の距離で容易に

50

接続できると共に、各主面に実装すべき球面半導体の数や位置に応じて、第一・第二面側端子を自由に設定することができる。

【0009】更に、前記第一面側端子と第二面側端子とが、平面視において各主面上における球面半導体を実装する位置で円環状に複数個ずつ形成されている、球面半導体接続基板も含まれる。これによれば、第一・第二面側端子が円環状に複数個ずつ形成されているので、実装すべき球面半導体における底部又は頂部付近にリング状に突設された複数のパンプと容易に位置合わせができる。従って、球面半導体の位置決めやハンダ付け作業等を確実で迅速に行うことが可能となる。

【0010】一方、本発明の球面半導体実装構造は、以上の球面半導体接続基板を用い、この接続基板における第一の主面に形成された第一面側端子を介して1又は2以上の球面半導体のパンプと接続すると共に、上記接続基板における第二の主面に形成された第二面側端子を介して1又は2以上の球面半導体のパンプと接続している、ことを特徴とする。これにより、第一・第二の主面に所望数の球面半導体を任意に位置において実装できるので、種々の球面半導体を所望の機能に応じて自在且つ容易に組み合せることができる。従って、各球面半導体の球面における集積回路を有機的に接続した回路を自在且つコンパクトに形成することができる。尚、上記球面半導体実装構造には、複数の接続基板の間とそれらの外側の各主面に球面半導体を実装した形態も含まれる。この場合、複数の接続基板は互いに平行に配置する他、互いに直交する姿勢で配設する形態も含まれる。また、隣接する球面半導体同士を両者のパンプを介して直かに接続する形態も含まれる。

【0011】

【発明の実施の形態】以下において本発明の実施に好適な形態を図面と共に説明する。図1(A)は、球面半導体1を実装する本発明の球面半導体接続基板6を示す。上記接続基板6は、図1(A)に示すように、板状の本体7に互いに平行な第一の主面8と第二の主面9とを有する。第一の主面8上には、球面半導体1の実装部10が、図示のように前後2列で左右に3列配置されている。各実装部10は、6個の第一面側端子12を互いに円環状に突設したものである。各端子12は、図1(A)に示すように、球面半導体1の本体2における底部付近に水平方向に沿って突設された略球形を呈する複数のパンプ4と、個別にハンダ付けされる。

【0012】尚、球面半導体1は、図1(A)に示すように、シリコン単結晶からなる直径約1mmの球形の本体2の球面上に集積回路が形成され、本体2の底部付近には係る回路と導通する略球形で複数のパンプ4がリング状に配置されている。図1(B)に示すように、第二の主面9にも、平面視で上記各実装部10と同じ位置に同数の実装部14が配置され、各実装部14も6個の第二面

側端子16を互いに円環状に突設している。図示のように、主面8,9上の端子12,16は、本体7を貫通する1つの導体11における両端部分により形成されている。尚、端子12,16の表面には、予めNiメッキ層及びAuメッキ層がこの順で薄く被覆されている。係る接続基板6は、例えば次のようにして形成される。

【0013】例えばポリイミド樹脂等からなる基板を本体7とし、所定の位置にレーザで貫通孔を形成した後、主面8,9上と各貫通孔内に無電解銅メッキ及び電解銅10メッキを施す。次いで、主面8,9上に感光性樹脂を被覆し、露光・現像を施すことにより、各貫通孔の上下端の開口部上にのみエッチングレジストを残留させる。そして、主面8,9上に露出した銅メッキ層をエッチングして除去することにより、本体7を貫通し且つ主面8,9上に第一・第二面側端子12,16を有する導体11,11,…が所定の位置に形成された接続基板6を形成することができる。尚、上記貫通孔内に、導電性ペースト等を印刷することにより、第一・第二面側端子12,16を両端に有する導体11を形成することも可能である。

【0014】図2(A)は、接続基板6の各実装部10,14に球面半導体1を個別に実装した球面半導体実装構造19を示す。この実装構造19は、第一・第二主面8,9の各実装部10,14における第一・第二面側端子12,16に、球面半導体1の本体2における底部又は頂部付近のパンプ4を接触させ、ハンダ付けしたものである。また、主面8,9上に実装された隣接する球面半導体1,1は、両者の本体2の周側面に突設されたパンプ4同士がハンダ5を介して接続されている。

【0015】図2(B)は、接続基板6の主面8,9上に球面半導体1,1をハンダ付けした状態を示す。即ち、各実装部10,14の第一・第二面側端子12,16の表面にハンダベーストを塗布した後、これらに球形半導体1の各パンプ4を押付けハンダ18により、端子12,16とパンプ4とを固着して接続したものである。尚、上記と逆に各パンプ4の表面にハンダベーストを塗布した後、これらを端子12,16に押付けても良い。また、隣接する球面半導体1,1間のハンダ5は、上記ハンダ付けに先立って予め行ってこれが実用上の点から望ましい。

【0016】以上のような接続基板6及びこれを用いた実装構造19によれば、接続基板6を介して複数の球面半導体1,1間の接続を容易且つ確実に行えると共に、球面半導体1,1間のスペースも少なくて済む。しかも、同じ主面8,9上に実装された隣接しない球面半導体1,1同士であっても、例えば主面8,9上に形成した図示しない配線により互いに接続することができる。また、接続基板6を挟んで平面視で互いに重複する実装部10,14に位置する球面半導体1,1間の導通も確実に取ることができる。更に、上記接続基板6は、比較的

簡単な構造により形成されているのでコストも嵩張らず、主面8,9の面積を任意に設定できるため、主面8,9上に複数で任意数の球面半導体1を容易に実装することができる。しかも、球面半導体1,1間のスペースも少なくて済むので、全体がコンパクトで所要数の球面半導体1を効率良く実装した球面半導体実装構造19を得ることができる。

【0017】図3(A)は、異なる形態の球面半導体接続基板20と実装構造20aを示す。接続基板20は、図3(A)に示すように、ガラスエーポキシ樹脂等からなるコア基板22と、その上下に樹脂絶縁層24及びソルダーレジスト層28を対称に有する。上記コア基板22には、スルーホール導体23が貫通し、コア基板22の上・下面における配線層25,25を導通する。また、各絶縁層24の上に形成された配線層27と上記配線層25とは、ピア導体26を介して導通される。更に、上記配線層27からソルダーレジスト層28を貫通して第一・第二の主面8,9上にハンダからなる第一・第二面側端子29,29がそれぞれ円環状に突設されている。

【0018】図3(A)に示すように、接続基板20における主面8,9上の第一・第二面側端子29,29には、球面半導体1,1のバンプ4,4がハンダ付けされて接続されている。係る接続基板20によれば、複数の球面半導体1同士を単に接続するだけでなく、各球面半導体1の回路と上記基板20内の配線層25,27とも接続できるので、両者の機能を併用して活用することが可能となる。また、接続基板20を挟んで平面視で互いに異なる位置に実装される球面半導体1,1間の導通も自在且つ確実に取ることができる。従って、一層機能的に優れた球面半導体実装構造20aを形成することが可能となる。しかも、接続基板20では、主面8,9における第一・第二面側端子29,29は平面視で互いに異なる任意の位置に設定できるので、設計の自由度も高められる。

【0019】図3(B)は、前記実装構造19又は上記実装構造20aの応用形態である球面半導体実装構造30を示す。即ち、この実装構造30は、図3(B)に示すように、互いに平行に一对の接続基板6(20)を配置し、各基板6(20)の第一・第二の主面8,9における実装部10,14を形成する第一・第二面側端子12,16に対し、球面半導体1の底部及び／又は頂部付近の各バンプ4,4を前記同様にハンダ付けで接続したものである。また、隣接する球面半導体1,1間は、両者の本体2の周側面に突設したバンプ4同士がハンダ5を介して接続されている。

【0020】係る球面半導体実装構造30によれば、多数の球面半導体1を少ないスペースでコンパクトに接続できる。また、前記接続基板20を球面半導体1,1間に介在させることにより、前記実装構造20aに比べて更に一層複雑で優れた機能を発揮せしめることが可能

となる。尚、図3(B)において、接続基板6(20)を3段以上に併設し、且つ同じ段における主面8,9に実装される球面半導体1を4個以上にすることも、容易であることは明らかである。

【0021】図4(A)は、異なる形態の球面半導体実装構造32を示す。即ち、この実装構造32は、図4(A)に示すように、一枚の接続基板6(20)を水平に配置し、その第一・第二の主面8,9における実装部10,14を形成する第一・第二面側端子12,16に対し、球面半導体1の底部又は頂部付近の各バンプ4,4を前記同様にハンダ付けで接続している。また、主面8上の各実装部10に実装した各球面半導体1の真上に別の球面半導体1を配置し、両者の頂部又は底部付近の各バンプ4,4同士を予めハンダ5で接続している。更に、図4(A)に示すように、上下一対の球面半導体1,1と左右方向に隣接する上下一対の球面半導体1,1との間に、やや小型の接続基板6aが配置されている。そして、左右に隣接する球面半導体1,1を第一・第二面側端子12,16を介して接続している。

【0022】以上の球面半導体実装構造32は、図4(A)に示すように、予め上下一対の球面半導体1,1をハンダ5により接続したものを3組用意し、係る一対の球面半導体1,1の組同士を接続基板6aを介して接続する。次いで、これらの下側に位置する球面半導体1を、予め主面9上に球面半導体1,1を実装した水平な接続基板6(20)の主面8上に実装することにより形成される。即ち、実装構造32は、接続基板6(20)の主面8,9に複数の球面半導体1が実装され、且つ主面8の上方で互いに接続された上下一対の球面半導体1,1をその左右に隣接する球面半導体1,1と接続基板6aを介して接続している。

【0023】従って、図4(A)に示すように、接続基板6(20)の主面8の上方に位置する球面半導体1,1も多くのバンプ4,4を介して左右に隣接する球面半導体1と接続することができる。尚、接続基板6aに配線層25等を内蔵する前記接続基板20を適用できることも明らかである。また、図4(A)において、最上段の球面半導体1,1の上に更に接続基板6(20)を水平に配置し、その主面9を介して当該接続基板6(20)の主面8上に実装する別の球面半導体1,1と接続できる、ことも明らかである。

【0024】図4(B)は、更に異なる形態の球面半導体実装構造34を示す。この実装構造34は、図4(B)に示すように、互いに平行な一对の接続基板6(20)を水平に配置し、各基板6(20)の第一・第二の主面8,9における実装部10,14を形成する第一・第二面側端子12,16に対し、球面半導体1の底部及び／又は頂部付近の各バンプ4,4を前記同様にハンダ付けで接続している。また、各接続基板6(20)の上下及びその間に位置する左右方向に隣接する3つの球面半導体1,1,

1間には、小型の接続基板6 bを配置し、その第一・第二面側端子12, 16を介して、左右に隣接する球面半導体1, 1の間を接続している。

【0025】係る実装構造34は、予め接続基板6 b, 6 bを介して3つの球面半導体1を図4(B)において水平に接続しておき、これらを各接続基板6(20)の第一・第二の主面8及び/又は主面9に配置し、各実装部10, 14の第一・第二面側端子12, 16に各パンプ4, 4をハンダ付けすることにより得られる。以上の実装構造34では、多数の球面半導体1を接続基板6(20), 6 bを介して数多くのパンプ4により互いに接続することができる。また、接続基板6 bにも前記接続基板20を用いることにより、多くの球面半導体1を一段と機能的に活用することができる。しかも、接続基板6(20), 6 bは薄肉であるため、実装構造34全体をコンパクトに納めることも可能となる。尚、実装構造34は、図4(B)において、水平の接続基板6(20)を3つ以上としたり、接続基板6 bを介して左右方向に球面半導体1を4つ以上配置できること自明である。また、図4(B)において、各接続基板6(20)を垂直にし、各接続基板6 bを水平姿勢とした90°回転した形態も実装構造34に含まれる。

【0026】本発明は、以上において説明した各形態に限定されるものではない。前記図1(A)において、接続基板6の主面8における実装部10には、6つの第一面側端子12を円環状に配置したが、8, 10, 又は12個以上の端子12を八角形以上の正多角形を形成する形態で配置することもできる。また、接続基板6, 20の主面8, 9の第一・第二面側端子12, 16, 29を、平面視で同心円を呈する2重以上の円環状に配置し、内側の端子12等を低くし且つ外側の端子12等を高くして突設した形態とすることも可能である。更に、接続基板6, 20における主面8, 9の一方又は双方を中間に段差を有する形態として、主面8, 9間の厚みが一部で異なる形態も含まれる。

【0027】また、接続基板6, 20は前述した樹脂製に限らず、1枚又は複数のグリーンシートを積層して、焼結したセラミック製の接続基板とすることも可能である。この場合、上記グリーンシートの所定の位置に貫通孔を開設し、この貫通孔内にメタライズインクを充填してから焼成する。尚、内部に配線層を設けるには、複数のグリーンシート間にメタライズインクで所定パターンの配線層を印刷し、その後で焼成を行う。

【0028】

【発明の効果】以上において説明した本発明の球面半導体接続基板によれば、平行な第一・第二の主面に設けた第一・第二面側端子を介して、球面半導体同士間の接続を容易且つ確実に行え、球面半導体同士間のスペースも少なくて済む。しかも、接続基板は比較的簡単な構造により形成できコストも嵩張らず、各主面の面積を任意に設定できるため、各主面に複数で任意数の球面半導体を実装することができる。従って、所要数の球面半導体を10所望の機能に応じて自在且つコンパクトに組み合せることが容易に行える。また、本発明の球面半導体実装構造によれば、接続基板における第一・第二の主面に所望数の球面半導体を任意に位置において実装できるので、各種の球面半導体を所望の機能に応じて自在且容易に組み合せることができる。従って、各球面半導体の球面における集積回路を有機的に接続した回路を自在且つコンパクトに形成できる。

【図面の簡単な説明】

【図1】(A)は本発明の球面半導体接続基板とこれに実装した球面半導体を示す斜視図、(B)は(A)中のB-B線に沿う断面図。

【図2】(A)は図1の接続基板とこれに実装した球面半導体とからなる本発明の球面半導体実装構造を示す概略図、(B)は(A)中の一点鎖線部分Bの拡大図。

【図3】(A)は異なる形態の球面半導体接続基板及び実装構造を示す部分断面図、(B)は図2(A)の球面半導体実装構造の応用形態を示す概略図。

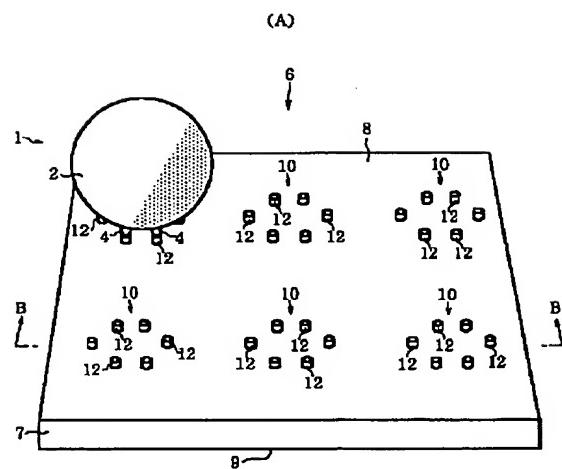
【図4】(A)及び(B)は異なる形態の球面半導体実装構造を示す概略図。

30 【図5】(A)は一般的な球面半導体を示す斜視図、(B)は従来の球面半導体同士の接続形態を示す概略図、(C)は従来のアダプタにより球面半導体同士を接続した状態を示す概略図。

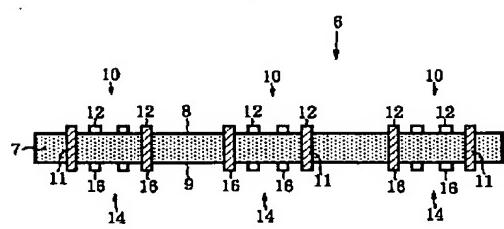
【符号の説明】

1	球面半導体
4	パンプ
6, 6 a, 6 b, 20	球面半導体接続基板
8	第一の主面
9	第二の主面
40 12	第一面側端子
16	第二面側端子
29	第一・第二面側端子
19, 20 a, 30, 32, 34	球面半導体実装構造

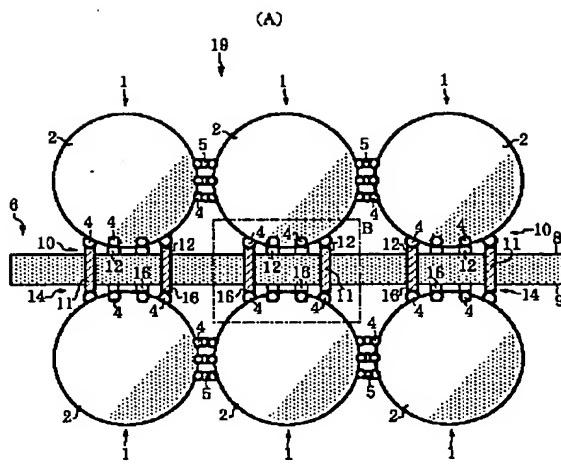
【図1】



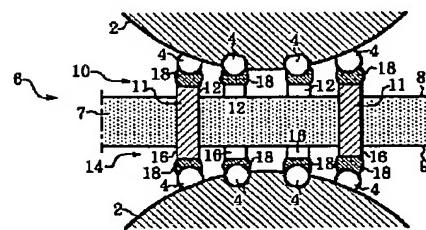
(B)



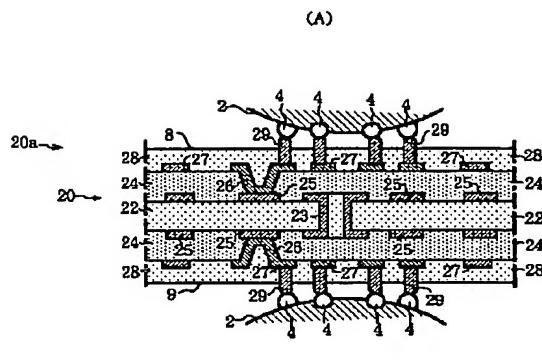
【図2】



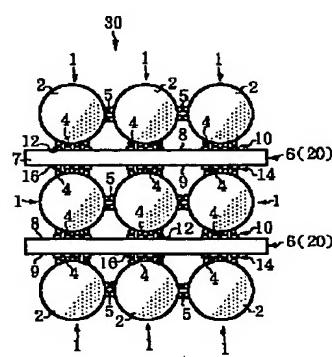
(B)



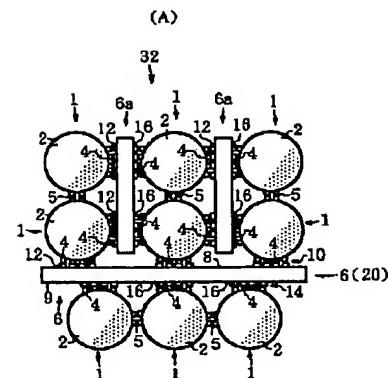
〔図3〕



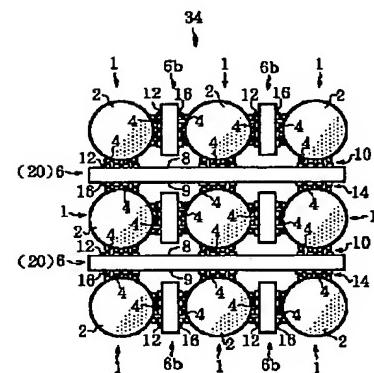
(B)



[図4]

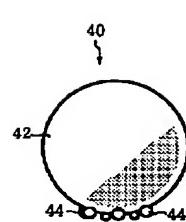


(B)

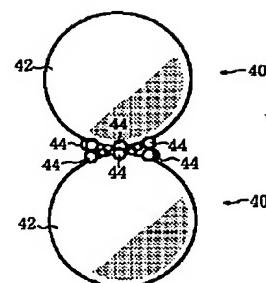


【図5】

(A)



(B)



(C)

